

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

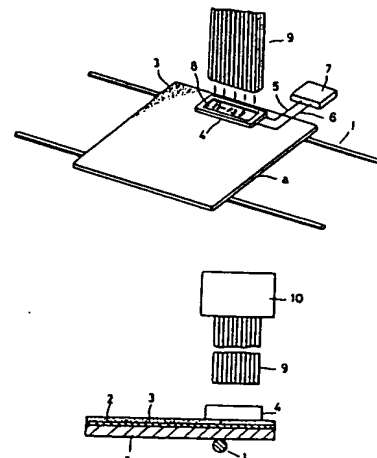
**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(54) SUBSTRATE INDEX FORMING METHOD

(11) 2-273719 (A) (43) 8.11.1990 (19) JP
 (21) Appl. No. 64-95291 (22) 17.4.1989
 (71) CASIO COMPUT CO LTD (72) HIDEKI KAMATA
 (51) Int. Cl⁵. G02F1/13, H01L21/027, H01L21/336, H01L29/784

PURPOSE: To easily and efficiently form the index of a specific tile on the substrate without producing any shavings by exposing photoresist through a display part and then etching and peeling the photoresist, and thus forming the index.

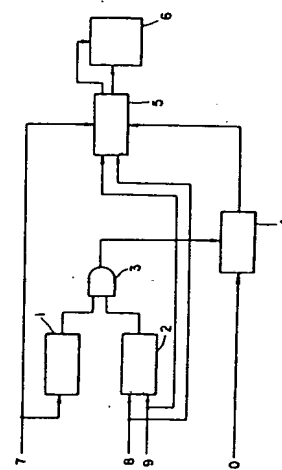
CONSTITUTION: A metallic film 2 is formed on the surface of the substrate (a) and coated with the photoresist 3, on which a transmission type liquid crystal display panel 4 is arranged. Then the title of an index to be provided on the surface is displayed on the display part 8 of a liquid crystal display panel 4, and the display part 8 is irradiated with light 9 for exposure from the opposite side of the photoresist, which is exposed through the display part 8. After this exposure, the photoresist is developed and the metallic film is etched to form the index of the title on the substrate. Consequently, no cutting shavings are produced and the display on the display part is only changed by controlling the liquid crystal display panel to easily and efficiently provide the index of the desired title on the substrate.

**(54) LIQUID CRYSTAL DISPLAY DEVICE**

(11) 2-273720 (A) (43) 8.11.1990 (19) JP
 (21) Appl. No. 64-95109 (22) 17.4.1989
 (71) HITACHI LTD (72) KOJI TAKAHASHI
 (51) Int. Cl⁵. G02F1/133, G09G3/36

PURPOSE: To merely supply electric power at the start of use without being worried about a power supply sequence by closing a switch circuit and applying a voltage to a liquid crystal display element electrode only when both a power supply detecting circuit and a pulse detecting circuit detect objects of detection.

CONSTITUTION: The power supply detecting circuit 1 detects the whether or not a power source 7 for logic circuits in a liquid crystal driving circuit 5 is turned on. Then the pulse detecting circuit 2 detects scanning pulses 8 and AC-generated pulses being supplied and an AND circuit 3 ANDs the outputs of the detecting circuits 1 and 2 so as to detect those pulses being supplied and the power source 7 for the logic circuits being turned on. Namely, only when the power source 7 for the logic circuits are on and the scanning pulses 8 and AC-generated pulses 9 are supplied, the switch circuit 4 is turned on to supply the electric power from a liquid crystal driving power source 10 to a liquid crystal driving circuit 5. Consequently, the order of the turning-on operation of the power source for the logic circuits and liquid crystal driving power source and the supply of the scanning pulses and AC-made pulses need not be controlled at the time of the power-on operation.



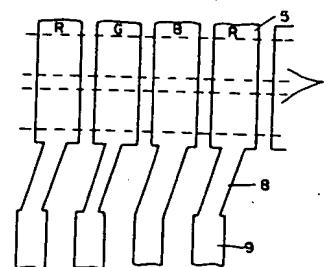
6: liquid crystal display element

(54) COLOR LIQUID CRYSTAL DISPLAY ELEMENT

(11) 2-273721 (A) (43) 8.11.1990 (19) JP
 (21) Appl. No. 64-95108 (22) 17.4.1989
 (71) HITACHI LTD (72) HIDEAKI NAKAMU
 (51) Int. Cl⁵. G02F1/133, G02F1/1335

PURPOSE: To set the same threshold voltage for respective colors even if color filter films have differences in film thickness with colors by adjusting resistance by varying the width and/or length of wiring connecting electrodes on a substrate and their connection terminals.

CONSTITUTION: For example, when liquid crystal layers increase in thickness in the order of G, R, and B, the width of the lead-around wiring 8 which connects transparent conductive films 5 on the sides of scanning electrodes and external connection terminals 9 is increased in the order of G, R, and B corresponding to the differences in thickness between liquid crystal layers to set the resistance of the lead-around wiring 8 in the increasing order of B, R, and G. Consequently, the resistance of the lead-around wiring to the scanning electrode of the liquid crystal is high, and consequently a voltage applied to the thin liquid crystal layer B is suppressed because of a voltage drop across the wiring. The resistance of the lead-around wiring to the scanning electrode of the thick liquid crystal layer B, however, is low, the voltage drop across it is small, and a voltage applied to the liquid crystal layer is higher than that at the scanning electrode G. Therefore, voltages applied to the liquid crystal layers by respective color scanning electrodes are different and electric field intensity is equal at the places of the respective color scanning electrodes. Consequently, the threshold voltage of the liquid crystal is not affected by the differences in film thickness with the colors of the color filter films.



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-273720

⑬ Int. Cl.³

G 02 F 1/133

G 09 G 3/36

識別記号

5 2 0
5 4 5

庁内整理番号

8708-2H
8708-2H
8621-5C

⑭ 公開 平成2年(1990)11月8日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 液晶表示装置

⑯ 特 願 平1-95109

⑰ 出 願 平1(1989)4月17日

⑱ 発 明 者 高 橋 孝 次 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場
内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

1. 時分割駆動ドットマトリクス型液晶表示装置において、論理素子用電源の電圧が確立したことを検出する電源検出回路と、液晶表示素子の走査電極毎の走査開始時期を示す走査パルスと液晶表示素子電極に印加される電圧の極性を所定周期で反転させるための交流化パルスとが共に供給されていることを検出するパルス検出回路と、液晶表示素子電極に直接印加される電圧を発生する液晶駆動用電源を開閉するスイッチ回路とを備え、電源検出回路とパルス検出回路の双方が共に夫々の検出対象状態の成立を検出している時に限って、其の時直ちに、又は其の時から所定時間経過後に、上記スイッチ回路を閉じて液晶表示素子電極に電圧が印加されるようにしたことを特徴とする液晶表示装置。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、時分割駆動ドットマトリクス型液晶表示装置で、特にSTN液晶表示素子を用いた場合に好適な、使用開始に際して各種電源投入順序いわゆる電源シーケンスの順守に煩わされずに済むようにした液晶表示装置に関する。

【従来の技術】

時分割駆動ドットマトリクス型液晶表示装置では、走査電極や表示電極にそれぞれ適時適切に電圧印加の制御を行う論理回路や、論理回路の動作周期を規定するクロックパルスとか液晶品質の劣化を防止するために液晶に印加される電界の方向を所定周期で反転させるための交流化パルスなどを発生させるパルス回路や、直接液晶表示素子電極に印加される電圧を発生する駆動用電源回路などが用いられているが(「日経エレクトロニクス」1980年8月18日号、150~174頁)、これらの回路の構成はそれぞれかなり異なっており、電源を投入してから夫々の回路が正常に動作し始めるまでに必要な時間が、絶対値的には僅か

であるが、かなり相違している場合が多い。一般に、回路構成の簡単な駆動用電源回路が立上りが早い。論理回路やパルス回路が未だ正常に動作していないときに、駆動用電源回路だけが動作を始めて液晶表示素子の電極に電圧が印加されると、例えば交流化パルスが来ない期間は直流が印加されることになる。液晶に直流成分が印加されると、液晶が電気化学的分解作用を醸って、表示性能の劣化や寿命の短縮などの原因となるほか、場合によって下記のような問題が生ずる。

近年、時分割駆動ドットマトリクス型液晶表示装置、特に大形なものでは、高いデューティ比で使用しても良好なコントラストが得られるために、液晶分子のツイスト角を、従来広く用いられていた90度よりも遙かに大きく、200~300度も振じるSTN方式が好んで用いられている。しかし、このSTN方式の場合は、上記のような電源投入時の短時間の直流印加によって、STN方式液晶表示素子の液晶の或る部分で、部分的に液晶分子の傾じれ角が、本来設定されている大きな

角度にならずに中間のある角度で準安定状態に入ってしまった、いわゆるドメインが生じ易く、しかも、使用を継続するとドメインは漸次広がって行く傾向がある。ドメインでは表示しようとしたパターンとはかけ離れたものが表示される。

従来は上記のような問題が生じないように、液晶表示装置の使用を開始する際、液晶に直流電圧が印加されないように、液晶表示素子の製作者、供給者は、液晶表示素子駆動用の各種電源の投入順序いわゆる電源シーケンスを厳しく規定して、液晶表示素子の使用者に其の電源シーケンスを正しく守ることを要求していた。

〔発明が解決しようとする課題〕

しかし、電源シーケンスを厳密に守ることは、液晶表示素子の使用者にとっては極めて煩わしいことであった。

本発明は、時分割駆動ドットマトリクス型液晶表示素子に僅かな必須駆動回路を付加した液晶表示装置で、その使用者は上記のような電源シーケンスに煩わされることなく、使用開始にあたって

は単に電源を供給しさえすれば良いようにしたものを提供することを目的とする。

〔課題を解決するための手段〕

上記目的を達成するために本発明においては、論理素子用電源の電圧が確立したことを検出する電源検出回路と、液晶表示素子の走査電極毎の走査開始時期を示す走査パルスと液晶表示素子電極に印加される電圧の極性を所定期間で反転させるための交流化パルスとが共に供給されていることを検出するパルス検出回路と、液晶表示素子電極に直接印加される電圧を発生する液晶駆動用電源を開閉するスイッチ回路とを備え、電源検出回路とパルス検出回路の双方が共に夫々の検出対象状態の成立を検出している時に限って、其の時直ちに、又は其の時から所定時間経過後に、上記スイッチ回路を閉じて液晶表示素子電極に電圧が印加されるようにした。

〔作用〕

上記のような構成になっていれば、この液晶表

示装置の使用に際しては、ただ単に電源を投入するだけで、その液晶表示素子に対して厳密に電源シーケンスが守られていることになることは明らかである。

〔実施例〕

第1図は本発明一実施例のブロック図である。電源検出回路1は、液晶駆動回路5に含まれる論理回路用の電源7が確立したか否かを検出する。確立していない状態で液晶駆動用電源10が液晶駆動回路5に印加されると、上記論理回路が正常に動作せず、液晶表示素子6に直流が印加され、表示特性の劣化や寿命の短縮などの原因となる。更に液晶駆動回路5に供給されるべき走査パルス8や交流化パルス9等が供給されない場合にも液晶表示素子6に直流電圧が印加される。これを避けるために、パルス検出回路2により走査パルス8と交流化パルス9が供給されている事を検出し、これらのパルスと論理回路用電源7が共に供給されていることを検出するために、アンド回路3で電源検出回路のアンドをとる。このアンド回路3の

出力で液晶駆動用電源10のスイッチ回路4をオン、オフする。論理回路用電源7と走査パルス8及び交流化パルス9が供給されているときだけ、スイッチ回路4をオン状態にし、液晶駆動回路5に液晶駆動用電源10を供給する。

従って従来必要とされた論理回路用の電源7と液晶駆動用電源10の間および走査パルス8と交流化パルス9などの投入順序の制御が不要となり大変便利な液晶表示装置を実現することが出来る。

第2図は本発明実施例の電源検出回路やパルス検出回路の一例の回路図である。図中、11、12はトリガ型単安定マルチバイブレータで、外付けC、Rにより出力パルス幅を入力クロックの繰返し周期以上に設定しておくと、クロックが連続して入力されている間は“H”レベルをQ出力に出す。入力端子13には走査パルス、入力端子14には交流化パルスを印加することにすれば、両パルスが連続して印加されている間は、単安定マルチバイブレータ11、12の出力は“H”レベルである。両出力はアンド素子15でアンドをとり、両パル

スが同時に印加された時点でアンド素子15の出力が“H”レベルになる。アンド素子15の出力は単安定マルチバイブレータ16の入力とオープンコレクタ出力を持つアンド素子17の一方の入力となる。アンド素子17の他方の入力単安定マルチバイブレータ16のQ出力に接続される。アンド素子15の出力が“L”から“H”に変化した時点から単安定マルチバイブレータ16の出力パルス幅の時間だけ遅れてアンド素子17の出力が“L”から“H”に変化する。

論理回路用電源が立上り液晶駆動回路に供給されて次に走査パルスが供給された場合、通常、走査回路はシフトレジスタで構成されているため、全レジスタにリセットがかかっていない場合には、立上り時点では各レジスタの出力が不定となり一走査が行われる迄の間は最終段のレジスタ出力は常に走査状態を示し、液晶素子に過大な実行値電圧を印加することになる。これを防ぐため一走査期間以上の遅延時間を単安定マルチバイブレータ16で作っている。アンド素子17の出力はトラ

ンジスタ18、19とツェナーダイオード20、ダイオード21、22及びその他の抵抗で構成される電源検出回路の出力とワイヤードアンドがとられる。

次に電源検出回路の働きを説明する。論理回路用電源 V_{cc} がツェナーダイオード20のツェナー電圧とトランジスタ18のベースエミッタ間電圧の和より小さい間はトランジスタ18はオフ状態となる。論理回路用電源 V_{cc} が+5Vの場合、この論理回路用電源の電圧が約4V以上になった時にトランジスタ18がオンするようにツェナー電圧を設定する。トランジスタ18がオフで、且つ論理回路用電源 V_{cc} がダイオード21の順方向電圧とトランジスタ19のベースエミッタ間電圧の和(両方がシリコン素子の場合は約1.4V)以下の間はトランジスタ19もオフ状態である。即ち、 V_{cc} が0Vから約1.4Vまでの間は出力23には V_{cc} と同じ電圧が出力されている。出力23は図示していないスイッチ回路の制御入力となるが、この値が1.4V以下ではスイッチをオンにしない。

V_{cc} が1.4V以上で4V以下の間はトランジスタ19がオン状態となり出力23の電圧はダイオード22の順方向電圧とトランジスタ19のコレクタエミッタ間飽和電圧の和となる。双方ともシリコン素子の場合は、約1.0V以下になる。従ってスイッチ回路のスイッチはオフの値である。 V_{cc} が論理回路が正常に動作する4V以上になるとトランジスタ18がオンになり、トランジスタ19をオフにする。従って出力23は4V以上となり、アンド素子17の出力がオフ状態である場合はスイッチ回路がオンになり液晶駆動用電源が液晶駆動回路に供給される。それ以外はオフであるため液晶表示素子に直流電圧が印加される恐れはない。

ダイオード22は単安定マルチバイブレータ11、12、16の出力が電源立上り時に不必要なパルスを出さないように電源検出回路の出力でリセット端子を押さえているが、アンド素子17の出力が“L”の時にもリセット端子が“L”になるのを防止しているのである。

〔発明の効果〕

以上説明したように本発明によれば、従来の液晶表示装置では必要であった電源投入時の論理回路用電源と液晶駆動用電源および走査パルスと交流化パルスなどの投入の順序の制御が不要となり、非常に使い易い液晶表示装置を実現することが出来る。

4. 図面の簡単な説明

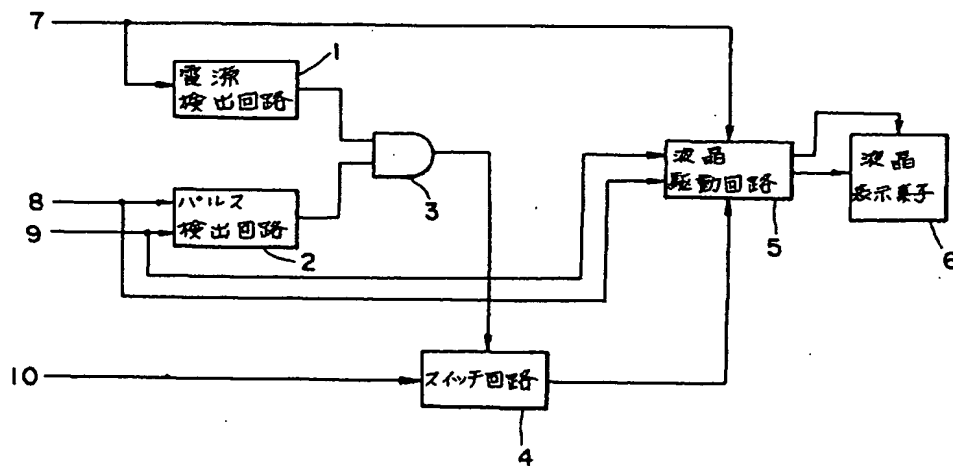
第1図は本発明一実施例のブロック図、第2図は本発明装置で使用する電源検出回路とパルス検出回路の一例を示す回路図である。

7…論理回路用電源、8…走査パルス、9…交流化パルス、10…液晶駆動用電源、13…走査パルス入力端子、14…交流化パルス入力端子、11、12、16…単安定マルチバイブレータ、17…オープンコレクタ出力アンプ、20…ツェナーダイオード、 V_{CC} …論理回路用電源。

代理人 弁理士 小川 勝男

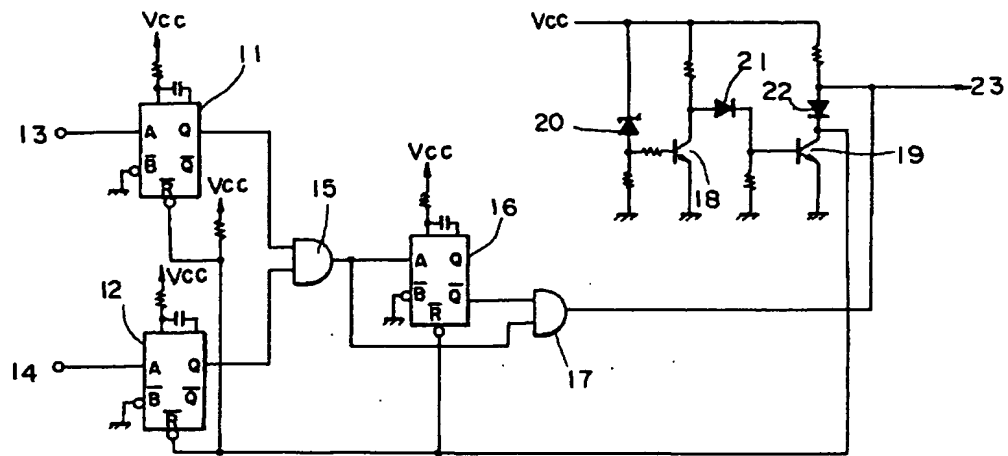


第 1 図



3—アンド回路
7—論理回路用電源
8—走査パルス
9—交流化パルス
10—液晶駆動用電源

第 2 図



11,12,16 — 単安定マルチバイブレータ
 17 — オアコンレクタ出力アンド素子
 Vcc — 論理回路用電源